

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-169917

(43)Date of publication of application : 04.07.1995

(51)Int.Cl.

H01L 27/04
H01L 21/822
H01L 21/26
H01L 21/316
H01L 21/324

(21)Application number : 05-316264

(71)Applicant : HITACHI LTD
HITACHI VLSI ENG CORP

(22)Date of filing : 16.12.1993

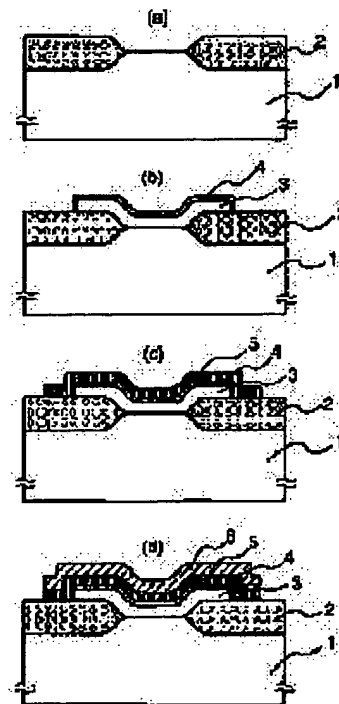
(72)Inventor : HIRAYAMA MISUZU
NAKADA MASAYUKI
IJIMA SHINPEI
YOKOYAMA NATSUKI
OJI YUZURU
KISU TERUAKI
MATSUI YUICHI

(54) MANUFACTURE OF CAPACITOR

(57)Abstract:

PURPOSE: To form a high capacity and high pressure resistant capacitor by using a high dielectric oxidative tantalum film.

CONSTITUTION: After an oxidative tantalum layer 5 is formed on a first electrode extending on a first insulation film formed on a silicon substrate 1, first heat treatment is carried out at temperatures of 600°C or above and less than 750°C under an oxygen or oxygen dinitride atmosphere or oxygen or oxygen dinitride atmosphere diluted with argon or nitrogen at the concentration of 0.1% and above. Then, the second heat treatment is carried out at a higher temperature than the first heat treatment, and under an inactive atmosphere, such as argon or nitrogen or oxygen or oxygen dinitride atmosphere diluted below 0.1% with argon or nitrogen, thereby crystallizing the oxidative layer 5. Then, the second electrode 6 is formed on the oxidative tantalum layer, thereby producing a capacitor.



LEGAL STATUS

* NOTICES *

07-169917

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] this invention relates to the manufacture technique of a capacitor.

[0002]

[Description of the Prior Art] Although reduction of memory cell area is indispensable to high integration of LSI, about the capacitor of a dynamic RAM, the amount of stored charges per unit area is unreducible to it from problems, such as S/N of a read-out signal, and a soft error, in proportion to cell area, for example. Then, although thin-film-izing of a capacitor insulator layer, a raise in a dielectric constant, and large capacity-ization by solidification of capacitor structure are considered, thin film-ization of the thermal oxidation layer (dielectric constant $\epsilon = 3.9$) conventionally used as a capacitor insulator layer or a nitride ($\epsilon = 7$) needs to use the material with the higher dielectric constant in having already reached the limitation from the field of a reliability and a controllability, and being integrated further highly.

[0003] A dielectric constant and the isolation voltage of being most observed as such a material are high, and it is tantalum oxide (Ta_2O_5 , $\epsilon = 22$) which has a performance as a capacitor. the structure of a capacitor To JP,61-36963,A, W/ Ta_2O_5 / Si (Metal-Insulator-Semiconductor=MIS), To JP,62-84544,A, W/ $\text{Ta}_2\text{O}_5/\text{Si}_3\text{N}_4$ / Si

(Metal-Insulator-Nitride-Semiconductor=MINS), W/ $\text{Ta}_2\text{O}_5/\text{W}$ (Metal-Insulator-Metal=MIM) is indicated by JP,60-152049,A.

[0004] However, if an up electrode is formed as it is after forming a tantalum oxide layer in any case and it uses it as a capacitor, a leakage current is large and cannot apply to a device. When a tantalum oxide layer is formed by the chemical-vapor-deposition method which used the organic-metal raw material, the cause of this leakage current is considered [that carbon mixes into a layer from an exhaust air system, respectively, that an oxygen defect exists in a tantalum oxide layer, etc. and] from the raw material, when it forms by the sputtering method. on the other hand, the formed tantalum oxide layer -- the inside of the oxygen ambient atmosphere or the ozone which carried out mercury lamp irradiation -- annealing -- by annealing in the post-xeransis oxygen ambient atmosphere the bottom, the method of raising pressure-proofing is already learned, and it is indicated by JP,61-36963,A that pressure-proofing of a tantalum oxide capacitor improves remarkably by annealing in the especially hot xeransis oxygen ambient atmosphere of 700 degrees C or more

[0005]

[Problem(s) to be Solved by the Invention] Although pressure-proofing of a tantalum oxide capacitor improves greatly by annealing in the above active oxygen ambient atmosphere or the elevated-temperature oxygen ambient atmosphere, in the case of MIS type capacitor, growth of the diacid-ized silicon layer generated to Ta_2O_5 / Si interface is urged, in MINS form and MIM form capacitor, an acid nitride and a lower electrode oxidize and a fall of the amount of stored charges is caused, respectively.

[0006] drawing 1 -- MIS capacitor -- being related -- an oxygen annealing temperature -- receiving -- a leakage current -- 10-8A/cm² The capacity of the pressure-proofing which the reaching applied voltage defined, and a capacitor is shown. Although pressure-proofing improves as an annealing temperature becomes high, capacity falls. Therefore, the annealing technique with which the carbon mixed into a tantalum oxide layer is removed, and an oxygen defect is compensated is required, without oxidizing an interface oxide film, an interface nitride, or a lower electrode, in order to obtain the capacitor with a large capacity.

[0007]

[Means for Solving the Problem] The above-mentioned trouble removes the carbon which the formed tantalum oxide layer was annealed at 600 degrees-C or more temperature of 750 degrees C or less in the ambient atmosphere which contains oxygen or 2 nitriding oxygen 0.1% or more at first, and was mixed into the layer, and can attain it by annealing at an elevated temperature and subsequently, crystallizing a layer from the first heat treatment among a non-oxidizing atmosphere, in [700 degrees-C or more] 1000 degrees C or less.

[0008]

[Function] According to the study of artificers, in the oxygen ambient atmosphere, it is desorbed from the carbon mixed into the tantalum oxide layer between 200 degrees C and 600 degrees C.

[0009] Drawing 2 is what took the sum of the integration value of an X-ray diffraction peak to the oxygen annealing temperature, and shows the grade of crystallization. As shown in this drawing, it is begun to crystallize a tantalum oxide layer near 700 degree C, and crystallization progresses so that an oxygen annealing temperature becomes high. Moreover, when annealing was performed at 850 degrees C among the argon ambient atmosphere, crystallization of the same grade as 800-degree C oxygen annealing has been checked. However, the pressure-proofing of a tantalum oxide capacitor which performed only argon annealing

was low, and it became clear that it is not the direct cause of the pressure-proof enhancement in crystallization.

[0010] The amount of the impurity carbon contained in the tantalum oxide layer which performed various annealing measured by the elastic recoil detection analysis was shown in drawing 3. The carbon content mixed into the layer was decreasing and it has checked that the carbon mixed into the layer was one of the big causes of the leakage current of a tantalum oxide capacitor so that the oxygen annealing temperature was high. Moreover, it checked that the carbon content in a layer will decrease if hot argon annealing is performed after oxygen annealing, desorption of the impurity carbon in a layer was promoted by crystallization, and pressure-proofing improved.

[0011] Therefore, they are oxygen or 2 nitriding oxygen first 0.1% In the ambient atmosphere included above Annealing is performed at the temperature which can remove the carbon in a layer and does not oxidize an interface oxide film, a nitride, or a lower electrode, i.e., 600 degrees-C or more temperature of 750 degrees C or less. subsequently The inside of the inert gas ambient atmosphere or an oxygen density is 0.1%. In the oxygen diluted with inert gas so that it might become below, or the 2 nitriding oxygen ambient atmosphere If annealing (it is henceforth called crystallization annealing) is performed at an elevated temperature and the temperature which crystallizes a tantalum oxide layer, i.e., the temperature of 700 degrees C or more, rather than the first heat treatment The carbon mixed into a tantalum oxide layer can be removed, without [without it grows up the oxide film of an interface, and] oxidizing the nitride or lower electrode metal layer formed in the interface, it can crystallize, and the capacitor insulator layer with good pressure-proofing can be obtained with large capacity.

[0012]

[Example] (Example 1) View 4 is the cross section of the formation process of the capacitor formed using the idea of this invention.

[0013] As shown in drawing 4 (a), the thermal oxidation layer 2 was formed on the silicon substrate 1, and the insulator layer of the one field was removed. Next, the polycrystal silicon layer was formed and processed into the fraction which removed the insulator layer, and the lower electrode 3 of a capacitor was formed. As shown in drawing 4 (b), when rinsing after fluoric acid washing was performed just before tantalum oxide layer formation, the natural-oxidation layer 4 1nm or less generated this polycrystal silicon layer 3 on the front face. Subsequently, the pentaethoxy tantalum (Ta5 (OC2O5)) was used as the raw material, and 10nm of the tantalum oxide layers 5 was made to deposit by the chemical-vapor-deposition method at 420 degrees C in the oxygen ambient atmosphere on a natural-oxidation layer, using nitrogen as carrier gas, as shown in drawing 4 (c). After the resistance heating furnace was first used for the formed tantalum oxide layer and it performed annealing for 30 minutes at 700 degrees C among the xeransis oxygen ambient atmosphere, it performed crystallization annealing for 10 minutes at 850 degrees C among the argon ambient atmosphere continuously. Drawing 4 (d) shows the status that the titanium-nitride electrode 6 was formed on tantalum oxide 5.

[0014] The curve (g) of drawing 5 shows the current-voltage characteristic of the capacitor formed by this technique. Moreover, the capacitor with which the curve (e) of this drawing does not heat-treat, and (f) show the pressure-proofing of a capacitor which performed only 700-degree C oxygen annealing. Pressure-proofing of the capacitor which performed only annealing for 800 degrees C and 30 minutes in the xeransis oxygen ambient atmosphere, and formed the wolfram electrode as a comparison was shown in (h). the conversion thickness converted using the specific inductive capacity of diacid-ized silicon -- (e)3.1nm(f)3.7nm(g)3.7nm(h)4.2nm it is -- pressure-proofing improved, suppressing growth of an interface oxide film by performing annealing of two phases

[0015] In addition, when annealing is performed from 10 minutes for 3 hours at membrane formation 600 degrees-C or more temperature of 750 degrees C or less, the same effect can be acquired, and the first heat treatment is the 2 nitriding carbon atmosphere, oxygen, or 2 nitriding carbon with nitrogen or an argon 0.1% The same effect is acquired even if it performs annealing in the ambient atmosphere diluted above. It is related with the second continuing heat treatment, and they are the inside of nitrogen or the argon ambient atmosphere, or 0.1%. The same effect was acquired when annealing for 30 or less minutes was performed 10 minutes or more below 700 degrees C or more 1000 degrees C among the nitrogen containing the oxygen or 2 nitriding oxygen of concentration of the following, or the argon ambient atmosphere.

[0016] (Example 2) View 6 is the cross section of the capacitor which formed the tantalum oxide layer 5 after having processed for 5 minutes at 800 degrees C in the ammonia ambient atmosphere using the resistance heating furnace after forming the polycrystal silicon layer 3, and nitriding a surface silicon-oxide layer, and formed the titanium-nitride electrode 6. Crystallization annealing given in an example 1 is effective for it being reported to SSDM1992 and p521 that the acid nitride 7 of an interface oxidizes by hot oxygen annealing also about the capacitor of such structure, and suppressing a fall of the capacity by oxidation of this interface acid silicon-nitride layer.

[0017] Pressure-proofing of this capacitor was shown in drawing 7. The curve (i) showed pressure-proofing of the capacitor with which 700-degree C oxygen annealing and (k) performed 850-degree C argon annealing, and, as for (h), heat treatment nothing and (j) performed 800-degree C oxygen annealing after 700-degree C oxygen annealing, and the conversion thickness was (i)3.0nm(j)3.5nm(k)3.5nm(h)4.2nm, respectively. The same effect is acquired when a nitriding treatment is performed 30 or less minutes 5 minutes or more below 600 degrees C or more 1000 degrees C. Moreover, since-izing of the acid silicon-nitride layer would be carried out [thin film] if rising-and-falling-temperature time is shortened using lamp heating etc. as indicated by SSDM1992 and p521, for example, although the capacitor with a large capacity could be obtained, crystallization annealing of a publication had the same effect in the example 1 also in this case.

[0018] (Example 3) View 8 is the typical cross section of the capacitor which formed the tantalum oxide layer 5 and formed the titanium-nitride electrode 6, after forming the tungsten layer 8 as a lower electrode on a silicon substrate 1. In order that the

tungstic-oxide layer 9 might grow up to be the interface of the lower electrode tungsten layer 8 and the tantalum oxide layer 5 by hot oxygen annealing and the capacitor of this structure might cause a fall of capacity, crystallization annealing given in an example 1 brought the same effect also in this case. Since the tungstic oxide 9 which exists in the interface of a lower electrode and a tantalum oxide layer would be returned if first heat treatment is especially performed in the ambient atmosphere containing water and hydrogen when a lower electrode is a tungsten, the mass capacitor with a good property was obtained.

[0019] Moreover, the same effect was acquired, even if it heat-treated in the ambient atmosphere containing water and hydrogen, after performing second heat treatment for a start, even if it heat-treated in the ambient atmosphere containing water and hydrogen and it performed second heat treatment, after heat-treating the first. Moreover, it is satisfactory in any way also as a cascade screen which carried out two or more layers laminating or more of two of the sorts where the monolayer or tungsten which consists of a kind among the nitride of molybdenum, a tungsten, or molybdenum or a silicide also included the lower electrode.

[0020] (Example 4) In the tantalum oxide capacitor of the same structure as an example 1, when the first heat treatment and heat treatment of the second were performed in a reverse order, the same effect as an example 1 was acquired.

[0021] The capacitor of drawing 9 forms the tantalum oxide layer 5 on the silicon substrate 1 which performed fluoric acid washing, and it is processed after forming the titanium-nitride up electrode 6 after that, and it forms it.

[0022] That to which each curve of drawing 10 performed 800-degree C argon annealing after tantalum oxide layer 5 formation about the capacitor of the structure shown in drawing 9 following (o) 600 degree C oxygen annealing, (n) After performing 800-degree C argon annealing, the pressure-proofing of a capacitor which performed only what performed 600-degree C oxygen annealing, the thing which does not perform (l) heat treatment as a comparison, and (m) 800 degree C argon annealing is shown.

[0023] When the first heat treatment and heat treatment of the second were performed in a reverse order, there were an effect of suppressing a fall of a capacity of the same grade as the case of the annealing technique indicated in the example 1, and an effect of pressure-proof enhancement. However, after performing oxygen annealing, the direction which performed crystallization annealing was effective for enhancement in pressure-proofing. Moreover, just 800-degree C argon annealing was inadequate in pressure-proofing.

[0024] (Example 5) After having removed impurity carbon and restoring an oxygen defect, when it performed first heat treatment after tantalum oxide layer formation, and second heat treatment was performed for the stroke which forms a tantalum oxide layer again and performs first heat treatment at the repetition deed last once or more, the capacitor of further high pressure-proofing was able to be obtained.

[0025] The 10nm tantalum oxide layer was formed in drawing 11 in 1 - 4 steps, 700-degree C oxygen annealing was performed each time, and pressure-proofing of the capacitor which finally performed and formed 850-degree C argon annealing was shown. The tantalum oxide layer with few impurity carbon and oxygen defects is obtained, and pressure-proofing improved so that layer formation was divided finely and performed.

[0026] Moreover, after having performed second heat treatment following the first heat treatment after forming a tantalum oxide layer, and crystallizing a layer, pressure-proofing of the tantalum oxide capacitor which repeated the stroke which forms a tantalum oxide layer again and performs second heat treatment following the first heat treatment once or more, and formed it was shown in drawing 12. Pressure-proofing was able to improve and was able to obtain the capacitor of high pressure-proofing still precise than the case of drawing 11 so that layer formation was divided finely and performed like the capacitor shown in drawing 11.

[0027] (Example 6) View 13 is the cross section of DRAM which actually applied the tantalum oxide capacitor which performed crystallization annealing. It is the structure where this drawing (a) is called crown type and (b) is called fin type, and the device which solidifies in order to secure the capacity needed for the capacitor of DRAM after 64Mbit, and enlarges effective area is made. In the case of such a complicated spacial configuration, the good CVD of covering nature is effective. Moreover, crystallization annealing is effective when a tantalum oxide layer is used as a gate insulator layer of a transistor.

[0028] Although the above example showed the example which used the titanium nitride as an up electrode, the effect that it is the same also in the case of the cascade screen of the metals which contain the element more than a kind among a tungsten, titanium, a tantalum, and molybdenum, or these metals is acquired. Moreover, the effect that the thickness of tantalum oxide was the same in [2nm or more] 20nm or less was acquired. Furthermore, the same effect is acquired, even if it uses other raw materials, such as a ***** methoxy tantalum, a ***** butoxy tantalum, a pen ***** tantalum, a pentafluoro tantalum, and a pen ***** tantalum, and it forms by the spatter, although the raw material which forms a tantalum oxide layer was shown about the example which used the pentaethoxy tantalum.

[0029]

[Effect of the Invention] If this invention is used, the large capacity needed for high accumulation LSI, high pressure-proofing, and the capacitor of high reliance can be manufactured.

[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-169917

(43) 公開日 平成7年(1995)7月4日

(51) Int.Cl.⁶

H 0 1 L 27/04

21/822

21/26

識別記号

庁内整理番号

F I

技術表示箇所

H 0 1 L 27/04

C

21/26

L

審査請求 未請求 請求項の数 7 O L (全 7 頁) 最終頁に続く

(21) 出願番号

特願平5-316264

(22) 出願日

平成5年(1993)12月16日

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(71) 出願人 000233468

日立超エル・エス・アイ・エンジニアリング株式会社

東京都小平市上水本町5丁目20番1号

(72) 発明者 平山 美鈴

東京都国分寺市東恋ヶ窪1丁目280番地

株式会社日立製作所中央研究所内

(74) 代理人 弁理士 小川 勝男

最終頁に続く

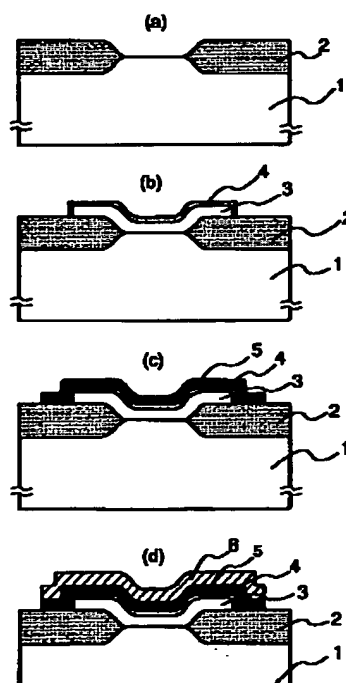
(54) 【発明の名称】 キャパシタの製造方法

(57) 【要約】

【目的】 高誘電率の酸化タンタル膜を用い、大容量で高耐圧のキャパシタを形成する。

【構成】 シリコン基板1上に形成された第一の絶縁膜上に延在する第一の電極上に酸化タンタル層5を形成した後、第一の熱処理を酸素もしくは二窒化酸素雰囲気、あるいはアルゴンや窒素等で希釈した酸素もしくは二窒化酸素濃度0.1%以上の雰囲気中600℃以上750℃以下の温度で行い、続いて第一の熱処理より高温かつアルゴンもしくは窒素等不活性雰囲気中もしくはアルゴン、窒素等で0.1%以下に希釈された酸素あるいは二窒化酸素雰囲気中で第二の熱処理を行って酸化タンタル層5を結晶化した後、酸化タンタル層5上に第二の電極6を形成しキャパシタとする。

図4



【特許請求の範囲】

【請求項1】シリコン基板上に形成された第一の絶縁膜上に延在する第一の電極上に酸化タンタル層を形成した後、第一の熱処理を酸素もしくは二窒化酸素雰囲気、あるいはアルゴンや窒素等で希釈された、酸素もしくは二窒化酸素濃度0.1%以上の雰囲気中600℃以上750℃以下の温度で行い、前記第一の熱処理より高温かつアルゴンもしくは窒素等不活性雰囲気中もしくはアルゴン、窒素等で0.1%以下に希釈された酸素雰囲気中で第二の熱処理を行って前記酸化タンタル層を結晶化した後、前記酸化タンタル層上に第二の電極を形成することを特徴とするキャパシタの製造方法。

【請求項2】請求項1において、前記第一、第二の熱処理のうち少なくとも一方はランプ加熱等を用いて昇降温時間、もしくは昇降温時間及びアニール時間を短縮するキャパシタの製造方法。

【請求項3】請求項1において、前記第一の電極はシリコン層であるキャパシタの製造方法。

【請求項4】請求項1において、前記シリコン層の表面を窒化した後、前記誘電体層を形成するキャパシタの製造方法。

【請求項5】請求項1において、前記第一の電極はタングステン、モリブデン、それらの窒化物、もしくはケイ化物のうち一種からなる単層膜あるいは二種以上を複数層積層した積層膜よりなるキャパシタの製造方法。

【請求項6】請求項6において、前記第一の熱処理は水と水素を含む雰囲気中で行う、あるいは第一の熱処理後もしくは第一の熱処理に続いて第二の熱処理を行った後に水と水素を含む雰囲気中で熱処理を行うキャパシタの製造方法。

【請求項7】請求項1において、前記誘電体層を形成した後第一の熱処理を行う一連の行程を複数回繰り返し、あるいは前記誘電体層を形成した後第一の熱処理を行い、続いて第二の熱処理を行う一連の行程を複数回繰り返すキャパシタの製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明はキャパシタの製造方法に関する。

【0002】

【従来の技術】LSIの高集積化にはメモリセル面積の縮小が必須であるが、例えば、ダイナミックRAMのキャパシタに関しては、読み出し信号のS/N、ソフトウェアなどの問題から単位面積あたりの蓄積電荷量をセル面積に比例して縮小することはできない。そこで、キャパシタ絶縁膜の薄膜化、高誘電率化およびキャパシタ構造の立体化による大容量化が検討されているが、従来キャパシタ絶縁膜として用いられてきた熱酸化膜(誘電率 $\epsilon=3.9$)あるいは窒化膜($\epsilon=7$)の薄膜化は信頼

積化を行うにはより高い誘電率を持つ材料を用いる必要がある。

【0003】このような材料として最も注目されているのが誘電率、絶縁耐圧ともに高く、コンデンサとして実績のある酸化タンタル(Ta_2O_5 , $\epsilon=22$)であり、キャパシタの構造は、特開昭61-36963号公報にW/ Ta_2O_5 /Si(Metal-Insulator-Semiconductor=MIS), 特開昭62-84544号公報にW/ Ta_2O_5 /Si₃N₄/Si(Metal-Insulator-Nitride-Semiconductor=MINS), 特開昭60-152049号公報にW/ Ta_2O_5 /W(Metal-Insulator-Metal=MIM)が記載されている。

【0004】しかし、いずれの場合も酸化タンタル膜を形成後そのまま上部電極を形成してキャパシタとするとリーク電流が大きく、デバイスには適用できない。このリーク電流の原因は酸化タンタル膜を有機金属原料を用いた化学気相成長法により形成した場合は原料から、またスパッタリング法により形成した場合は排気系からそれぞれ膜中に炭素が混入すること、酸化タンタル膜中に酸素欠陥が存在すること等が考えられている。これに対して形成した酸化タンタル膜を酸素雰囲気中で、あるいは水銀ランプ照射したオゾン中でアニールした後乾燥酸素雰囲気中でアニールすることによって耐圧を向上させる方法が既に知られており、特に700℃以上の高温における乾燥酸素雰囲気中のアニールにより酸化タンタルキャパシタの耐圧は著しく向上することが特開昭61-36963号公報に記載されている。

【0005】

【発明が解決しようとする課題】上記のような活性酸素雰囲気あるいは高温酸素雰囲気中のアニールにより酸化タンタルキャパシタの耐圧は大きく向上するが、MIS型キャパシタの場合には Ta_2O_5 /Si界面に生成する二酸化シリコン層の成長を促し、MINS形、MIM形キャパシタにおいては、それぞれ、酸化窒化膜、下部電極が酸化されて蓄積電荷量の低下を引き起こす。

【0006】図1はMISキャパシタに関し酸素アニール温度に対してリーク電流が、 $10^{-8}A/cm^2$ に達する印加電圧で定義した耐圧とキャパシタの容量を示したものである。アニール温度が高くなるにつれて耐圧は向上するが、容量は低下していく。従って容量の大きいキャパシタを得るためには界面酸化膜、界面窒化膜あるいは下部電極を酸化することなく、酸化タンタル膜中に混入する炭素を取り除き、酸素欠陥を補うアニール方法が必要である。

【0007】

【課題を解決するための手段】上記の問題点は形成した酸化タンタル膜を初め酸素あるいは二窒化酸素を0.1%以上含む雰囲気中で、600℃以上750℃以下の温度でアニールして膜中に混入した炭素を取り除き、次いで

て第一の熱処理より高温でアニールして膜を結晶化することにより達成できる。

【0008】

【作用】発明者らの検討によれば、酸化タンタル膜中に混入した炭素は酸素雰囲気中では200℃から600℃の間で脱離する。

【0009】図2は酸素アニール温度に対してX線回折ピークの積分値の和を取ったもので、結晶化の程度を示している。この図から分かるように酸化タンタル層は700℃付近で結晶化し始め、酸素アニール温度が高くなるほど結晶化は進む。また、アルゴン雰囲気中850℃でアニールを行った場合にも800℃の酸素アニールと同程度の結晶化が確認できた。しかし、アルゴンアニールのみ行った酸化タンタルキャパシタの耐圧は低く、結晶化が耐圧向上の直接の原因ではないことが明らかとなった。

【0010】図3に弾性反跳粒子検出法により測定した各種アニールを行った酸化タンタル層に含まれる不純物炭素の量を示した。酸素アニール温度が高いほど膜中に混入した炭素量は減少しており、膜中に混入した炭素が酸化タンタルキャパシタのリーク電流の大きな原因の一つであることが確認できた。また、酸素アニール後に高温のアルゴンアニールを行うと膜中の炭素量が減少し、結晶化により膜中の不純物炭素の脱離が助長されて耐圧が向上することを確認した。

【0011】従って、まず酸素もしくは二酸化酸素を0.1%以上含む雰囲気中で、膜中の炭素を取り除くことができ、かつ界面酸化膜、窒化膜あるいは下部電極を酸化することのない温度、すなわち600℃以上750℃以下の温度でアニールを行い、次いで、不活性ガス雰囲気中あるいは酸素濃度が0.1%以下になるように不活性ガスで希釈した酸素あるいは二酸化酸素雰囲気中で、第一の熱処理よりも高温、且つ、酸化タンタル膜を結晶化する温度、すなわち700℃以上の温度でアニール（以後結晶化アニールと呼ぶ）を行えば、界面の酸化膜を成長させることなく、また界面に形成した窒化膜あるいは下部電極金属層を酸化することなく酸化タンタル膜中に混入する炭素を取り除き、結晶化して、大容量で耐圧良好なキャパシタ絶縁膜を得ることができる。

【0012】

【実施例】（実施例1）図4は本発明の概念を用いて形成したキャパシタの形成プロセスの断面図である。

【0013】図4（a）に示すように、シリコン基板1上に熱酸化膜2を形成し、その一領域の絶縁膜を除去した。次に絶縁膜を除去した部分に多結晶シリコン膜を形成、加工しキャパシタの下部電極3を形成した。図4（b）に示すように、この多結晶シリコン膜3を酸化タンタル膜形成直前にフッ酸洗浄後水洗を行うと表面に1nm以下の自然酸化膜4が生成した。ついで図4（c）

(Ta(OC₂O₅)₅)を原料とし窒素をキャリアガスとして用い、酸素雰囲気中で420℃で化学気相成長法により、酸化タンタル膜5を10nm堆積させた。形成した酸化タンタル膜は、初めに抵抗加熱炉を用い乾燥酸素雰囲気中700℃で30分間アニールを行った後、続いてアルゴン雰囲気中850℃で10分間結晶化アニールを行った。図4（d）は酸化タンタル5上に窒化チタン電極6を形成した状態を示している。

【0014】図5の曲線（g）はこの方法で形成したキャパシタの電流-電圧特性を示している。また、同図の曲線（e）は熱処理を行わないキャパシタ、（f）は700℃の酸素アニールのみを行ったキャパシタの耐圧を示している。比較として乾燥酸素雰囲気における800℃、30分のアニールのみを行ってタングステン電極を形成したキャパシタの耐圧を（h）に示した。二酸化シリコンの比誘電率を用いて換算した換算膜厚は（e）3.1nm（f）3.7nm（g）3.7nm（h）4.2nmであり、二段階のアニールを行うことにより界面酸化膜の成長を抑制しながら耐圧が向上した。

【0015】なお、第一の熱処理は成膜温度600℃以上750℃以下で10分から3時間アニールを行った場合にも同様の効果を得ることができ、二酸化炭素雰囲気、あるいは酸素又は二酸化炭素を窒素又はアルゴンで0.1%以上に希釈した雰囲気中でアニールを行っても同様の効果が得られる。続く第二の熱処理に関しては窒素又はアルゴン雰囲気中あるいは0.1%未満の濃度の酸素あるいは二酸化酸素を含む窒素又はアルゴン雰囲気中700℃以上1000℃以下で10分以上30分以下のアニールを行った場合にも同様の効果が得られた。

【0016】（実施例2）図6は多結晶シリコン膜3を形成した後抵抗加熱炉を用い、アンモニア雰囲気中において800℃で5分間処理して表面の酸化シリコン層を窒化した後酸化タンタル膜5を形成し、窒化チタン電極6を形成したキャパシタの断面図である。このような構造のキャパシタに関しても界面の酸化窒化膜7が高温の酸素アニールで酸化することがSSDM, 1992, p521に報告されており、この界面酸化窒化シリコン層の酸化による容量の低下を抑えるのに実施例1に記載の結晶化アニールは効果的である。

【0017】このキャパシタの耐圧を図7に示した。曲線（i）は熱処理なし、（j）は700℃の酸素アニール、（k）は700℃の酸素アニール後850℃のアルゴンアニール、（h）は800℃の酸素アニールを行ったキャパシタの耐圧を示しており、換算膜厚はそれぞれ（i）3.0nm（j）3.5nm（k）3.5nm（h）4.2nmであった。窒化処理は600℃以上1000℃以下で5分以上30分以下行った場合にも同様の効果が得られる。また、例えばSSDM, 1992, p521に記載されているようにランプ加熱等を用いて昇

5

ため容量の大きいキャパシタを得ることができるがこの場合にも実施例1に記載の結晶化アニールは同様の効果があった。

【0018】(実施例3)図8はシリコン基板1上に下部電極としてタングステン層8を形成した後、酸化 tantalum 層5を形成し、窒化チタン電極6を形成したキャパシタの模式的断面図である。この構造のキャパシタは高温の酸素アニールにより下部電極タングステン層8と酸化 tantalum 層5の界面に酸化タングステン層9が成長し容量の低下を引き起こすためこの場合にも実施例1に記載の結晶化アニールは同様の効果をもたらした。特に、下部電極がタングステンの場合に第一の熱処理を水と水素を含む雰囲気中で行うと下部電極と酸化 tantalum 層の界面に存在する酸化タングステン9が還元されるため良好な特性を持つ大容量のキャパシタが得られた。

【0019】また、第一の熱処理を行った後、水と水素を含む雰囲気中で熱処理を行い第二の熱処理を行っても、第一、第二の熱処理を行った後に水と水素を含む雰囲気中で熱処理を行っても同様の効果が得られた。また下部電極をモリブデン、タングステンあるいはモリブデンの窒化物もしくはケイ化物のうち一種からなる単層膜もしくはタングステンも含めたうちの二種以上を複数層積層した積層膜としても何ら問題はない。

【0020】(実施例4)実施例1と同様の構造の酸化 tantalum キャパシタにおいて、第一の熱処理と第二の熱処理を逆の順番で行った場合にも実施例1と同様の効果が得られた。

【0021】図9のキャパシタはフッ酸洗浄を行ったシリコン基板1上に酸化 tantalum 層5を形成し、その後、窒化チタン上部電極6を形成後、加工して形成したものである。

【0022】図10の各曲線は、図9に示した構造のキャパシタに関して、酸化 tantalum 層5形成後に(o)600℃の酸素アニールに続いて800℃のアルゴンアニールを行ったもの、(n)800℃のアルゴンアニールを行った後600℃の酸素アニールを行ったもの、比較として(1)熱処理を行わないもの、(m)800℃のアルゴンアニールのみを行ったキャパシタの耐圧を示している。

【0023】第一の熱処理と第二の熱処理を逆の順番で行った場合にも実施例1に記載したアニール方法の場合と同程度の容量の低下を抑える効果および耐圧向上の効果があった。しかし酸素アニールを行った後、結晶化アニールを行った方が耐圧の向上には効果的であった。また、800℃のアルゴンアニールのみでは耐圧不十分であった。

【0024】(実施例5)酸化 tantalum 膜形成後第一の熱処理を行って不純物炭素を除去し、酸素欠陥を修復した後、再び酸化 tantalum 膜を形成して第一の熱処理を行

6

た場合、更に高耐圧のキャパシタを得ることができた。

【0025】図11に10nmの酸化 tantalum 層を1〜4回に分けて形成し、その都度700℃の酸素アニールを行い、最後に850℃のアルゴンアニールを行って形成したキャパシタの耐圧を示した。膜形成を細かく分けて行うほど不純物炭素や酸素欠陥の少ない酸化 tantalum 層が得られ耐圧が向上した。

【0026】また酸化 tantalum 層を形成した後第一の熱処理に続いて第二の熱処理を行って膜を結晶化した後、再び酸化 tantalum 層を形成し第一の熱処理に続いて第二の熱処理を行う行程を一回以上繰返して形成した酸化 tantalum キャパシタの耐圧を図12に示した。図11に示したキャパシタと同様に膜形成を細かく分けて行うほど耐圧は向上し、図11の場合よりさらに緻密で高耐圧のキャパシタを得ることができた。

【0027】(実施例6)図13は結晶化アニールを行った酸化 tantalum キャパシタを実際に適用したDRAMの断面図である。同図(a)は王冠型、(b)はフィン型と呼ばれる構造で、64Mbit以降のDRAMのキャパシタに必要とされる容量を確保するために立体化し実効面積を大きくする工夫がなされている。このような複雑な立体構造の場合には被覆性の良いCVD法が効果的である。また、酸化 tantalum 膜をトランジスタのゲート絶縁膜として用いた場合も結晶化アニールは効果がある。

【0028】以上の実施例は上部電極として窒化チタンを用いた例を示したが、タングステン、チタン、タantalum、モリブデンのうち一種以上の元素を含む金属あるいはこれらの金属の積層膜の場合にも同様の効果が得られる。また、酸化 tantalum の膜厚は2nm以上20nm以下の範囲で同様の効果が得られた。さらに、酸化 tantalum 膜を形成する原料はペンタエトキシ tantalum を用いた例について示したが、ペンタメトキシ tantalum、ペンタブトキシ tantalum、ペンタクロロ tantalum、ペンタフルオロ tantalum、ペンタプロモ tantalum など他の原料を用いても、スパッタ法により形成しても同様の効果が得られる。

【0029】

【発明の効果】本発明を用いれば、高集積LSIに必要とされる大容量、高耐圧、高信頼のキャパシタを製造することができる。

【図面の簡単な説明】

【図1】酸化 tantalum キャパシタの容量と耐圧の酸素アニール温度依存性の説明図。

【図2】酸化 tantalum 層結晶化の酸素アニール温度依存性の説明図。

【図3】各種熱処理による不純物炭素量の低減効果の説明図。

【図4】酸化 tantalum キャパシタの形成の工程を示す断

7

【図5】結晶化アニールを行った酸化タンタルキャパシタのリーク電流密度の特性図。

【図6】第一の電極シリコン上の表面酸化膜を窒化した後酸化タンタル層を形成したキャパシタの断面図。

【図7】第一の電極シリコン上の表面酸化膜を窒化した後酸化タンタル層を形成したキャパシタのアニール条件とリーク電流密度特性図。

【図8】第一の電極層がタングステンである酸化タンタルキャパシタの断面図。

【図9】図10に示した評価を行ったキャパシタの断面図。

8

【図10】逆の順番でアニールを行った酸化タンタルキャパシタのリーク電流密度特性図。

【図11】キャパシタのリーク電流密度特性図。

【図12】酸化タンタルキャパシタのリーク電流密度特性図。

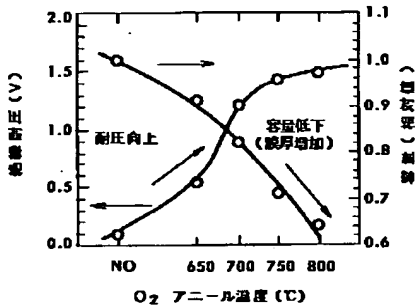
【図13】酸化タンタル膜を適用したDRAMキャパシタ部の断面図。

【符号の説明】

1…シリコン基板、2…素子分離膜、3…高濃度リンドーパ多結晶シリコン、4…界面酸化シリコン層、5…酸化タンタル層、6…第二の電極。

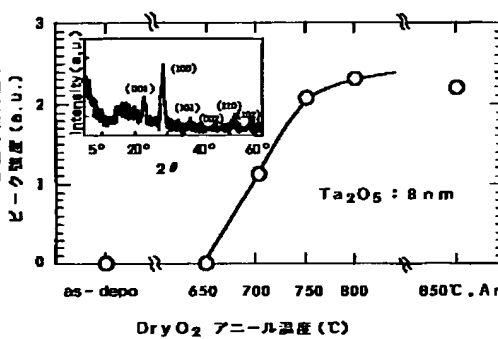
【図1】

図 1



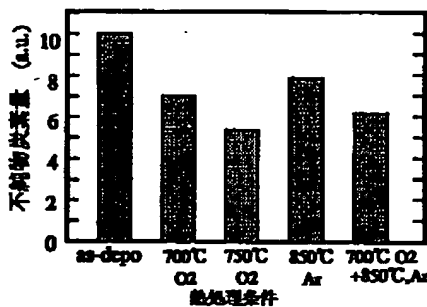
【図2】

図 2



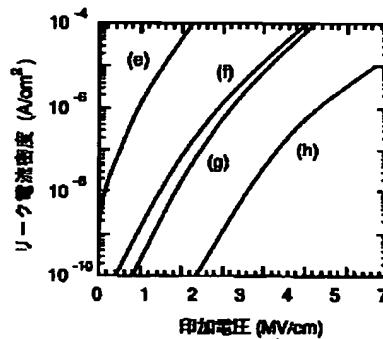
【図3】

図 3



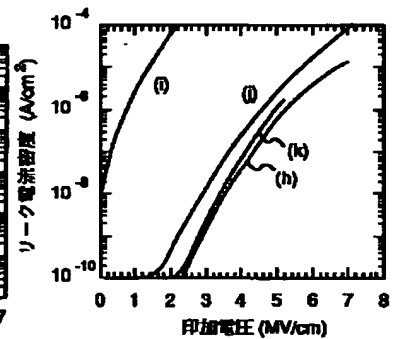
【図5】

図 5



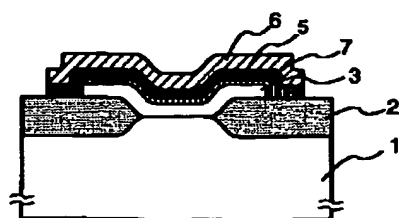
【図7】

図 7



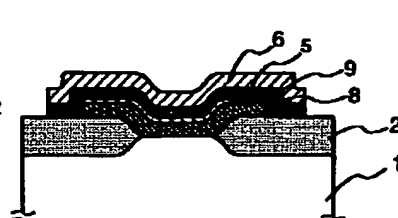
【図6】

図 6



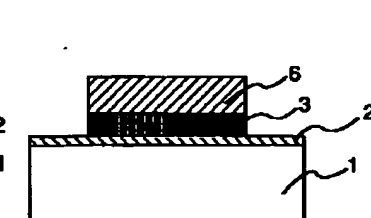
【図8】

図 8



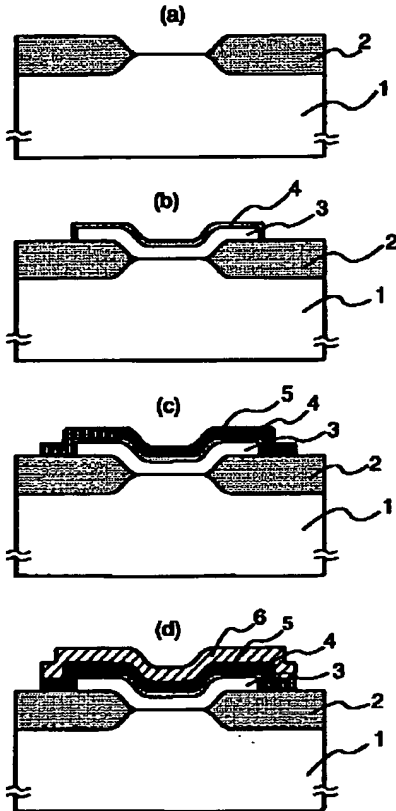
【図9】

図 9



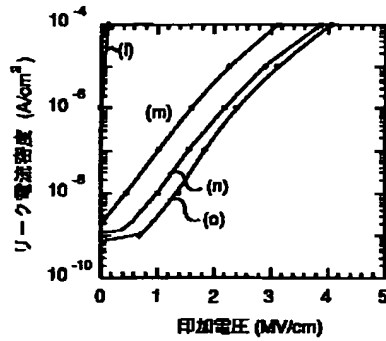
【図4】

図4



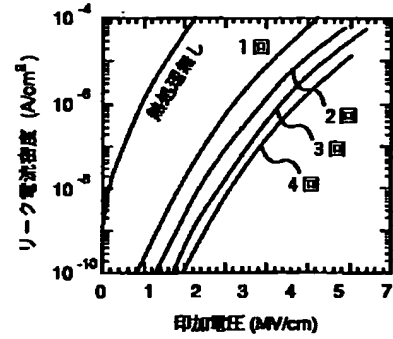
【図10】

図10



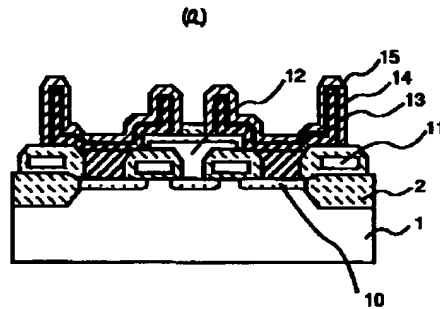
【図11】

図11

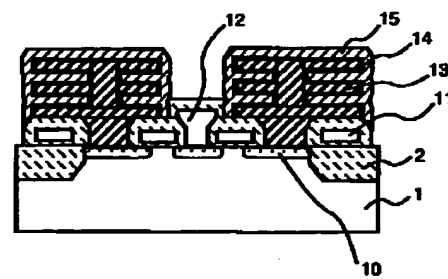


【図13】

図13

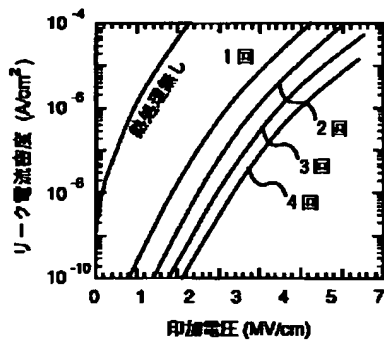


(b)



【図12】

図12



フロントページの続き

(51)Int.Cl.⁶H01L 21/316
21/324

識別記号

片内整理番号

P 7352-4M
Z

F I

技術表示箇所

(72)発明者 中田 昌之
東京都国分寺市東恋ヶ窪1丁目280番地
株式会社日立製作所中央研究所内

(72)発明者 飯島 晋平
東京都国分寺市東恋ヶ窪1丁目280番地
株式会社日立製作所中央研究所内

(72)発明者 横山 夏樹
東京都国分寺市東恋ヶ窪1丁目280番地
株式会社日立製作所中央研究所内

(72)発明者 大路 謙
東京都国分寺市東恋ヶ窪1丁目280番地
株式会社日立製作所中央研究所内

(72)発明者 木須 輝明
東京都小平市上水本町5丁目20番1号 日
立超エル・エス・アイ・エンジニアリング
株式会社内

(72)発明者 松井 裕一
東京都国分寺市東恋ヶ窪1丁目280番地
株式会社日立製作所中央研究所内